

2019

B.Sc.

2nd Semester Examination  
**ELECTRONICS (Honours)**

Paper - GE2T

(Digital System)

Full Marks : 40

Time : 2 Hours

*The figures in the margin indicate full marks.  
Candidates are required to give their answers  
in their own words as far as practicable.*

1. Answer any *five* of the following questions :  $2 \times 5$
- (i) Convert the following octal number to Hexadecimal number  $(673)_8$ .
  - (ii) Using Boolean algebra, write the equivalent expression for  $XZ + \overline{XZ}$ .
  - (iii) What is switching speed?
  - (iv) In what condition the XOR gate acts as buffer.
  - (v) Design a full adder using half adders and necessary logic gates.

[ Turn Over ]

- (vi) What is the other name of asynchronous counter? Why is that name?
- (vii) What are the basic differences between VHDL and verilog?
- (viii) Differentiate between TTL and COMS logic families.

2. Answer any *four* questions out of 06 questions carrying 05 marks each : 4×5

(i) Design a combinational circuit so that an output is generated when a majority of four inputs is false. 5

(ii) Implement the function using 4 : 1 MUX only.  
 $f(A, B, C, D) = \sum(0, 2, 3, 6, 8, 9, 12, 14)$  5

(iii) Draw a clocked SR flip flop using NAND gates only. Mention its truth table and briefly discuss its operation. 2+1+2

(iv) Implement the following function using  
 (i) Multiplexer, (ii) Decoder

$$Y = ABD + A\bar{B} + \bar{B}CD \quad 2\frac{1}{2}+2\frac{1}{2}$$

(v) What is structural description? 5

(vi) Design a CMOS logic NAND gate and hence explain its operation. 5

3. Answer any *one* questions out of two questions carrying 10 marks. 1×10

- (i) (a) Convert JK flipflop to T flipflop give its truth table. 5
- (b) What are the difference between Ripple counter and synchronous counter? what do you mean by the negative edge triggering of a flipflop? 4+1
- (ii) (a) How the equation of 2 : 1 MUX can give the equation of a 2 input 'OR' gate.
- (b) What is meant by configuration in VHDL? 4+6

### বঙ্গানুবাদ

1. যে কোন পাঁচটি প্রশ্নের উত্তর দাও। ২×৫
- (i) নিচের octal number টিকে Hexadecimal নম্বরে রূপান্তরিত কর।
- (673)<sub>8</sub>
- (ii) Boolean algebra ব্যবহার করে  $XZ + \overline{XZ}$  কে সমতুল্য সমীকরণে পরিণত কর।
- (iii) Switching speed কাকে বলে?

[ Turn Over ]

- (iv) X-OR gate কিভাবে buffer হিসাবে কাজ করে?
- (v) Half adder এবং অন্যান্য Logic gate use করে Full adder তৈরি করে।
- (vi) Asynchronous counter এর অন্য নাম কি? নামটি উল্লেখ কর।
- (vii) Verilog এবং VHDL এর মধ্যে পার্থক্য উল্লেখ কর।
- (viii) TTL এবং CMOS logic families এর মধ্যে পার্থক্য উল্লেখ কর।

2. যে কোন চারটি প্রশ্নের উত্তর দাও।

৫×৪

(i) এমন একটি combinational বর্তনী তৈরি কর যার o/p পাওয়া যাবে যখন চারটি majority input false হবে।

5

(ii) নিচের function টি 4:1 Mux দিয়ে তৈরি কর। of  
 $(A, B, C, D) = \sum(0, 2, 3, 6, 8, 9, 12, 14)$

5

(iii) একটি clocked SR Flip-Flop তৈরি কর শুধুমাত্র NAND gate দিয়ে। এবং truth table টি উল্লেখ কর এবং সংক্ষিপ্তভাবে এটির operation বুলিয়ে দাও।

2+1+2

(iv) নিচের সমীকরণটি (i) Multiplexer এবং (ii) decoder দিয়ে প্রকাশ কর।

$$Y = ABD + A\bar{B} + \bar{B}CD$$

2½+2½

- (v) Structural description কাকে বলে? 5
- (vi) CMOS logic NAND gate তৈরি কর এবং এর কার্যপ্রণালী বর্ণনা কর। 5
3. যে কোন একটি প্রশ্নের উত্তর দাও। 10×1
- (i) (a) S-K Flip-flop কে R Flip-flop-এ রূপান্তরিত কর এবং truth table টি দাও। 5
- (b) Ripple counter এবং synchronous counter এর মধ্যে পার্থক্য কি কি? একটি Flip-flop এর ক্ষেত্রে negative edge triggering বলতে কি বোঝায়? 4+1
- (ii) (a) 2:1 Mux কিভাবে দুই input OR gate এর সমীকরণ দিতে পারে? 4+6
- (b) VHDL এর ক্ষেত্রে configuration কি? 4+6
-